

1Tビット/インチ²のメモリー 強誘電体のプローブ記録で実現

1Tビット/インチ²の高密度メモリーの実用化を大きく前進させる研究成果を、東北大学とパイオニアが共同で発表した。

このメモリー技術は強誘電体薄膜を使い、その分極の向きでデータを記録する(図1)。ハード・ディスク装置(HDD)と同様に、プローブを記録媒体表面を移動させて記録・再生する。プローブの本数を数百以上にして並列に記録・再生し、高速化する。強誘電体メモリー(FerAM)と異なり、メモリー・セルを構成しないため、リソグラフィの進展に頼らずに微細化を進められる。

東北大学教授の長康雄氏が基本技術を開発し、同大学とパイオニアが実用化に向けて開発を進めている。1Tビット/インチ²の実用化ができると、フラッシュ・メモリーやHDDに比べて二けた以上の高密度化を実現できることになる。パイオニアは2008年までに試作を終え、低コストかつ大容量のメモリーとして早期の製品化を目指す。

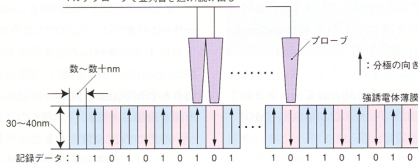
1cm角への記録・再生を確認

これまで両者の共同研究の成果は、記録・再生の確認という基礎的なものが主体だった。今回は、実用化に向けた第一段階となる実験を行い、二つの成果を得た。

第1は、1cm角のチップを構成できる見通しを立てたことである。15 μ m角の領域の強誘電体薄膜に256 $\times$ 256のデータを記録し、それを1cm角のチップのどこにでも記録・再生できることを確認した(図1(b))。誤り率は 1.2×10^{-3} とまだ大きい、誤り訂正回路と組み合わせるなどして改善していく。

第2に、長期にわたるデータ保持の安定性を確認する実験を行った。室温で1か月間放置してもデータが変化しなかった。実用レベルとなる「10年間の安定性」と比べるとまだ短い、今後、高温での加速度試験を繰り返すことなどによって、より長期の安定性を確認していく。(三宅 常之) 

マルチプローブで並列書き込み/読み出し



(a) 強誘電体薄膜の分極を利用した記録原理



(b) 約15 μ m角に256 $\times$ 256ビットを記録した例

図1 高密度の強誘電体薄膜メモリー技術

(a) 記録時は、強誘電体薄膜に電界をかけて分極の向きを制御する。再生時は、強誘電体の「非線形誘電率」と呼ぶ誘電率の変化をプローブで読み取る。この変化は、強誘電体で構成した共振回路の共振周波数の変化として検出する。原理的には強誘電体材料の分子構造の1格子ごとに記録でき、それで換算すると4P(ペタ)バイト/インチになるという。(b) はデータを記録した例。(a) は本誌が作成。(b) は東北大学のデータ(『第51回応用物理学会関係連合講演会』、講演番号28p-ZL-6)。